

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-3231

⑬ Int.Cl.<sup>4</sup>  
G 06 F 3/03

識別記号 庁内整理番号  
7622-5B

⑭ 公開 昭和61年(1986)1月9日

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 座標入力装置用雑音除去回路

⑯ 特 願 昭59-123239

⑰ 出 願 昭59(1984)6月15日

⑱ 発 明 者 小 林 正 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号  
⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

座標入力装置用雑音除去回路

2. 特許請求の範囲

- (1) 第1および第2の入力端に入力する二つのパルス信号のパルス幅を比較して両者の長短差を示す電気信号を発生するパルス幅比較回路と、該パルス幅比較回路が発生する前記電気信号に応じて充放電電圧を断続させる充放電回路と、充放電用のコンデンサを具備しており前記充放電電圧に応じて前記コンデンサを予め定められた時定数で充放電する低域フィルタと、前記コンデンサの両端電圧を示すパルス幅のパルス信号を発生する電圧-パルス変換回路と、座標入力装置の入力面への入力箇所を示すパルス幅の第1のパルス信号および前記電圧-パルス変換回路が発生する前記パルス信号である第2のパルス信号をそれぞれ前記パルス幅比較回路の前記

第1および第2の入力端に導く接続とを備え、前記第1のパルス信号を受信しこれに応じて前記第2のパルス信号を送信することを特徴とする座標入力装置用雑音除去回路。

- (2) 前記低域フィルタは前記時定数を可変するためのスイッチを有する特許請求の範囲第(1)項記載の座標入力装置用雑音除去回路。

3. 発明の詳細な説明

本発明は座標入力装置用雑音除去回路、特にパルス幅で入力箇所の座標を示す座標入力装置に用いて雑音の影響を軽減するための座標入力装置用雑音除去回路に関する。

従来、予め横座標(X座標)および縦座標(Y座標)を設定した入力面上にペンなどで入力したときに、入力箇所のX座標およびY座標にそれぞれ比例したパルス幅(あるいはパルス間隔)のパルス信号を発生するよう構成した座標入力装置が、実用化されている。このような装置では、雑音の影響で、座標を示すパルス信号のパルス幅(ある

いはパルス間隔)が、真の座標を示す大きさからずれることが多い。特にランダム性の雑音があると、滑らかな線を入力しても、座標を示すパルス信号から再現した線は滑らかにならず小刻みな凹凸を含んだものになり、忠実な再現ができないという欠点がある。座標入力装置に信号処理用のマイクロコンピュータなどのプロセッサを内蔵している場合には、順次に出現する複数のパルス信号がおのの示している座標の平均値(例えば移動平均値)をプロセッサで算出させて上述のような雑音の影響を除去する方法がある。しかし、小形で低価格な装置では、そのようなプロセッサを内蔵してならず、平均値の算出を行うことができない。

本発明の目的は、上述の欠点を除去するための小さな回路規模で雑音成分を抑制できる座標入力装置用雑音除去回路を提供することにある。

本発明の回路は、第1および第2の入力端に入力する二つのパルス信号のパルス幅を比較して両者の長短差を示す電気信号を発生するパルス幅比

較回路と、該パルス幅比較回路が発生する前記電気信号に反応して充放電電圧を断続させる充放電回路と、充放電用のコンデンサを具備しており前記充放電電圧に反応して前記コンデンサを予め定めた時定数で充放電する低域フィルタと、前記コンデンサの両端電圧を示すパルス幅のパルス信号を発生する電圧-パルス変換回路と、座標入力装置の入力面への入力箇所を示すパルス幅の第1のパルス信号および前記電圧-パルス変換回路が発生する前記パルス信号である第2のパルス信号をそれぞれ前記パルス幅比較回路の前記第1および第2の入力端に導く接続とを備え、前記第1のパルス信号を受信しこれに反応して前記第2のパルス信号を送信する。

次に図面を参照して本発明を詳細に説明する。

第1図は本発明の一実施例を示すブロック図であり、第2図はその動作を説明するためのタイムチャートである。本実施例の雑音除去回路2Xおよび2Yはそれぞれ、入力部1から送られてくる信号 $x_1$ および $y_1$ を受信して雑音成分を抑制し

た信号 $x_2$ および $y_2$ を送出する。入力部1は、入力用のタブレット10およびペン11と、この両者に対し電気信号を受授してタブレット10の入力面上のペン11の入力箇所を検出し、おのの入力箇所のX座標およびY座標の値に比例したパルス幅の信号 $x_1$ および $x_2$ を送信する制御回路12とを具備する座標入力装置である。雑音除去回路2Xおよび2Yは同一の構成を有し、第2図は雑音除去回路2Xの動作を例示する。

信号 $x_1$ は、まず雑音除去回路2Xのパルス幅比較回路3へ送られる。パルス幅比較回路3は、信号 $x_1$ と、変換回路6が送出する信号 $x_2$ とのパルス幅を比較して、両者の差を示す信号 $a$ および $b$ を発生し、これを充放電回路4へ送る。すなわち、信号 $x_1$ は排他的論理和(EX-OR)ゲート20の一方の入力端と論理積(AND)ゲート21の一方の入力端とに導かれており、信号 $x_2$ はEX-ORゲート20の他方の入力端と否定論理積(NAND)ゲート22の一方の入力端とに導かれている。また、EX-ORゲート20の出力

端はANDゲート21の他方の入力端とNANDゲート22の他方の入力端とに接続してある。信号 $x_1$ および $x_2$ のパルス立上りの時刻は互いに一致するから、信号 $x_1$ の方が信号 $x_2$ よりもパルス幅が長いときには、第2図の左半分に示すごとく、信号 $x_1$ のパルス立下り時に信号 $a$ のパルスが立上り、信号 $x_1$ のパルス立下り時に信号 $a$ のパルスが立下る。電圧 $V_H$ が信号 $a$ のパルスの高さである。このとき信号 $b$ はパルス立上りを保持している。また、信号 $x_1$ の方が信号 $x_2$ よりもパルス幅が短いときには、第2図の右半分に示すごとく、信号 $x_1$ のパルス立下り時に信号 $b$ のパルスが立下り、信号 $x_1$ のパルス立下り時に信号 $b$ のパルスが立上る。信号 $b$ のパルスの高さは電圧 $V_H$ である。このとき信号 $a$ にはパルスが現われない。なお、信号 $x_1$ および信号 $x_2$ のパルス幅が互いに等しいときには、図示は省略したが、信号 $a$ にはパルスが現われず、信号 $b$ はパルス立上りを保持する。

信号 $a$ は充放電回路4のダイオードD<sub>1</sub>を通し

て低域フィルタ5の入力端に導かれており、信号bはダイオードD<sub>1</sub>を通して低域フィルタ5の入力端に導かれている。低域フィルタ5は抵抗RおよびコンデンサCで構成されたフィルタで、抵抗Rの両端に接続したスイッチ8Wは入力時には断状態にしておく。コンデンサCの両端の電圧は信号dとして、変換回路6へ送られる。変換回路6は、信号dを受けて信号dの電圧に比例したパルス幅のパルスの信号x<sub>1</sub>を発生する電圧-パルス幅変換回路である。すなわち、変換回路6の電圧比較器23の一方の入力端に印加されている信号eは、信号x<sub>1</sub>のパルス立上り時を起点とする鋸波の電圧波形をもつ信号であり、変換回路6はこの信号eの電圧と他方の入力端に印加されている信号dの電圧とを比較し、信号dの方が信号eよりも高い電圧のときパルスが立上る信号x<sub>1</sub>を発生して送出する。

第2図の左半分に示す動作例では、信号x<sub>1</sub>のパルス立上り時の信号dは電圧v<sub>1</sub>であり、信号x<sub>1</sub>のパルスは信号x<sub>1</sub>のパルス立上りと同時に

立上ったあと、信号eが電圧v<sub>1</sub>に達したときに立下る。次いで信号aのパルスが立上り、その電圧V<sub>H</sub>がダイオードD<sub>1</sub>の順方向に印加され抵抗Rを介してコンデンサCに充電を行い、信号aのパルスの立下り時に信号dが電圧v<sub>1</sub>まで上昇する。なお、低域フィルタの時定数(本実施例では抵抗RおよびコンデンサCの値の積に等しい)、電圧V<sub>H</sub>、および信号eの鋸波電圧の時間傾斜を適当に設定して、上述のコンデンサCの充電時に、信号dが信号eよりも高い電圧にならないようにしてある。また、同図の右半分に示す動作例では、信号x<sub>1</sub>のパルス立上り時の信号dは電圧v<sub>1</sub>であり、信号x<sub>1</sub>のパルス立下り時に信号bのパルスが立下ると、コンデンサCの両端電圧がダイオードD<sub>1</sub>に順方向に加わるから、コンデンサCの電荷が抵抗Rを介して放電されて信号dの電圧が下降してゆき、信号dと信号eとが同じ電圧v<sub>1</sub>になったときに信号x<sub>1</sub>のパルスが立下る。

上述の動作を行う雑音除去回路2X(あるいは2Y)が送出する信号x<sub>1</sub>(あるいはy<sub>1</sub>)のバ

ルス幅は、信号x<sub>1</sub>(あるいはy<sub>1</sub>)のパルス幅の変化に即応して追従せず、除々に追従する。すなわち、第2図の左半分に示す動作例では、信号eが立上り始めてから電圧v<sub>1</sub>に達するまでの時間幅は、信号x<sub>1</sub>のパルス幅と信号x<sub>1</sub>のパルス幅との中間値になる。また第2図の右半分に示す動作例では、信号x<sub>1</sub>のパルス幅は、信号eが立上り始めてから電圧v<sub>1</sub>に達するまでの時間幅と、信号x<sub>1</sub>のパルス幅との中間値になる。従っていずれの場合も、信号x<sub>1</sub>の順次に現われるパルスの幅が変化したとき、これに即応して順次に現われる信号x<sub>1</sub>のパルスの幅は、信号x<sub>1</sub>のパルス幅の変化に即応して追従せず、除々に追従してゆく。

従って、信号x<sub>1</sub>およびy<sub>1</sub>の順次に現われるパルスの幅がランダム性の雑音の影響で小刻みに変動しても、雑音除去回路2Xおよび2Yはその小刻みな変動に即応しないから、雑音成分を抑圧したパルス幅の変化が滑らかな信号x<sub>1</sub>およびy<sub>1</sub>が得られる。

第2図には低域フィルタ5のスイッチSWが断状態のときの動作を例示したが、入力部1での入力時の初期にスイッチSWが断状態であると、信号x<sub>1</sub>およびy<sub>1</sub>がそれぞれ信号x<sub>1</sub>およびy<sub>1</sub>に追従し始めるまで比較的長時間を要する。通常、入力初期には信号x<sub>1</sub>およびy<sub>1</sub>を信号x<sub>1</sub>およびy<sub>1</sub>に即応させたい場合が多いが、このような場合には入力初期だけスイッチSWを接続状態になるよう制御して、信号x<sub>1</sub>およびy<sub>1</sub>をそれぞれ信号x<sub>1</sub>およびy<sub>1</sub>に即応させることができる。

第3図は、本実施例で低域フィルタ5のスイッチSWを接続状態にした場合の動作を説明するためのタイムチャートである。同図において、信号x<sub>1</sub>のパルス立上り時には信号dの電圧はゼロであり、信号x<sub>1</sub>のパルスはまだ立上らない。従って、このときには信号aのパルスが立上るが、抵抗Rの両端がスイッチ8Wで短絡してあるので、コンデンサCが同時に充電され、これに応じて信号x<sub>1</sub>のパルスが立上ると共に、信号aのパルスが立下る。このとき信号dは電圧V<sub>H</sub>まで達する。

このあとの信号 $x_1$ のパルス立下り時には、信号 $x_2$ のパルスが立上ったままなので、信号 $b$ のパルスが立下ってコンデンサ $C$ の電荷を急速に放電して、これに伴って信号 $d$ の電圧が急速に下降し信号 $e$ と等しい電圧 $v_0$ に達したとき、信号 $x_1$ のパルスが立下ると共に、信号 $b$ のパルスが立上る。コンデンサ $C$ の充放電時間は極めて短いから、信号 $x_1$ は実質的に信号 $x_1$ と同一のパルス信号になり、信号 $x_1$ に即応する信号 $x_1$ を得ることができる。

従って、入力部1の制御回路12から低域フィルタ5のスイッチ $SW$ へ制御信号を送り(図示は省略)、入力時の初期にスイッチ $SW$ を接続状態にしたあと、入力時中にはスイッチ $SW$ を断状態にするよう制御して、入力初期には信号 $x_1$ および $y_1$ がそれぞれ信号 $x_1$ および $y_1$ に即応して追従するようにでき、そのあとでは信号 $x_1$ および $y_1$ が低域フィルタ5の時定数に対応する応答速さで徐々に信号 $x_1$ および $y_1$ に追従して雑音の影響によるパルス幅の小刻みな変動を抑圧する

ことができる。

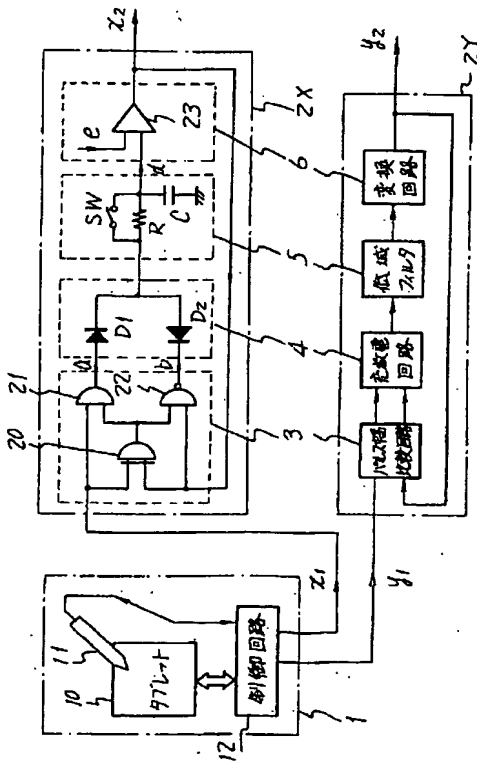
以上の説明から明らかなように、本発明には小さな回路規模で雑音成分を抑圧し得る座標入力装置用雑音除去回路を実現できるという効果がある。

#### 4. 図面の簡単な説明

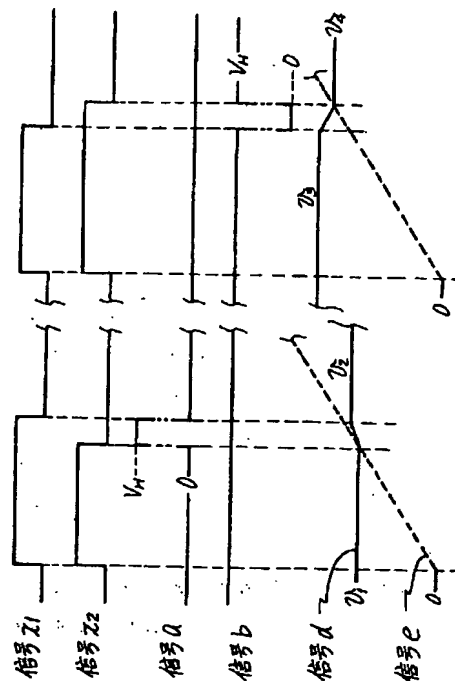
第1図は本発明の一実施例を示すブロック図、第2図および第3図は本発明の実施例の動作を説明するためのタイムチャートである。

1……入力部、2 X、2 Y……雑音除去回路、3……パルス幅比較回路、4……充放電回路、5……低域フィルタ、6……変換回路、20……排他的論理和(EX-OR)ゲート、21……論理積(AND)ゲート、22……否定論理積(NAND)ゲート、 $D_1$ 、 $D_2$ ……ダイオード、 $R$ ……抵抗、 $C$ ……コンデンサ、 $SW$ ……スイッチ、23……電圧比較器。

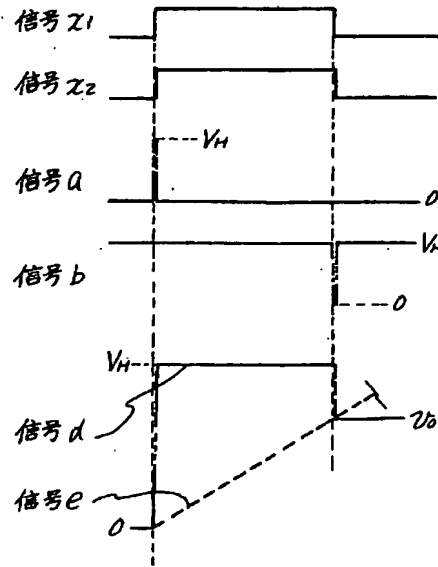
代理人 弁理士 内 原 晋



第1図



第2図



第 3 図